

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-200818

(43)Date of publication of application : 31.07.1998

(51)Int.Cl.

H04N 5/335

H01L 27/148

H04N 9/07

(21)Application number : 09-003114

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 10.01.1997

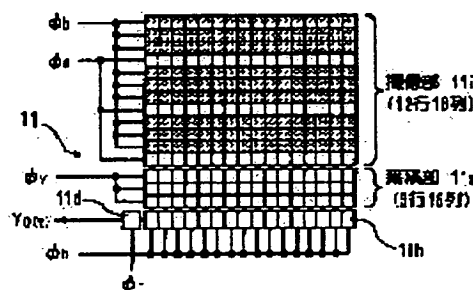
(72)Inventor : HAMADA MINORU

(54) SOLID-STATE IMAGE PICKUP ELEMENT AND IMAGE PICKUP DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce chip area with a frame transfer type CCD solid-state image pickup element.

SOLUTION: At an image pickup part 11i of the solid state image pickup element 11, invariably accumulating pixels which accumulate information charges through 1st image pickup operation for picking up a rough image and 2nd image pickup operation for picking up a fine image and selectively accumulating pixels which accumulate information charges only through the 2nd image pickup operation are arranged. The invariably accumulating pixels are arranged in, for example, every 3rd line of the selectively accumulating pixels. The number of lines of an accumulation part is matched with the number of lines of invariably accumulation pixels of the image pickup part 11i. The invariably accumulating pixels and selectively accumulating pixels have the same constitution as that on a substrate and are discriminated with applied frame transfer clocks ϕ_v a and ϕ_v b.



LEGAL STATUS

[Date of request for examination] 03.09.1999

[Date of sending the examiner's decision of rejection] 03.09.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3392676

[Date of registration] 24.01.2003

[Number of appeal against examiner's decision of rejection] 2002-18769

[Date of requesting appeal against examiner's] 26.09.2002

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-200818

(43)公開日 平成10年(1998) 7月31日

(51)Int.Cl.⁶

識別記号

F I

H 0 4 N 5/335

H 0 4 N 5/335

F

H 0 1 L 27/148

9/07

A

H 0 4 N 9/07

H 0 1 L 27/14

B

審査請求 未請求 請求項の数5 O L (全 9 頁)

(21)出願番号 特願平9-3114

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(22)出願日 平成9年(1997) 1月10日

(72)発明者 浜田 稔

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

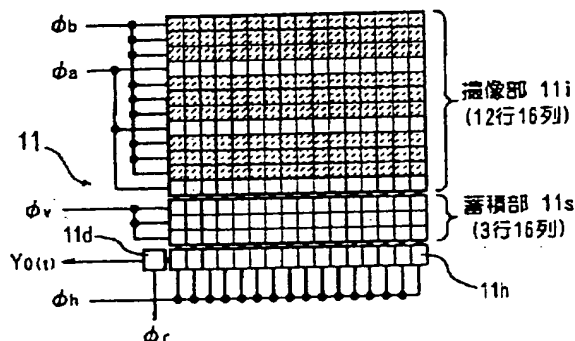
(74)代理人 井理士 安富 耕二 (外1名)

(54)【発明の名称】 固体撮像素子及びこれを用いた撮像装置

(57)【要約】

【課題】 フレーム転送方式のCCD固体撮像素子でチップ面積を縮小する。

【解決手段】 固体撮像素子11の撮像部11iに、粗い画像を撮像する第1の撮像動作と細かい画像を撮像する第2の撮像動作とで情報電荷を蓄積する常時蓄積画素と、第2の撮像動作でのみ情報電荷を蓄積する選択蓄積画素とを配置する。常時蓄積画素は、選択蓄積画素の例えば3行おきに配置する。蓄積部11sの行数は、撮像部11iの常時蓄積画素の行数に合わせて配置する。常時蓄積画素と選択蓄積画素とは、基板上の構成は同一とし、印加するフレーム転送クロック ϕ_a 、 ϕ_b により区別する。



【特許請求の範囲】

【請求項1】 複数の受光画素が行列配置され、光電変換により発生する情報電荷を各受光画素に蓄積する撮像部と、複数の蓄積画素が行列配置され、上記受光画素から各列毎に転送出力される情報電荷を各蓄積画素に蓄積する蓄積部と、上記蓄積画素から1行毎に転送出力される情報電荷を受け取り、順次転送出力する水平転送部と、を備えた固体撮像素子であって、上記撮像部は、第1及び第2の撮像動作で情報電荷を蓄積する常時蓄積画素が連続する第1の行、及び、第1の行の間に適数行配置され、第1の撮像動作で情報電荷を排出すると共に第2の撮像動作で情報電荷を蓄積する選択蓄積画素が連続する第2の行を含み、上記蓄積部は、上記第1の行の行数に応じて配置され、上記蓄積画素が連続する第3の行を含むことを特徴とする固体撮像素子。

【請求項2】 第1の撮像動作で上記第1の行と上記第2の行とが個別に駆動され、第2の撮像動作で上記第1の行と上記第2の行とが共通に駆動されることを特徴とする請求項1に記載の固体撮像素子。

【請求項3】 上記複数の受光画素に対応して複数のセグメントに分割され、各セグメントが特定の色成分に対応付けられるカラーフィルタが上記撮像部を被って装着され、このカラーフィルタの各セグメントの色成分の列方向の配列規則と上記第1の行に対する上記第2の行の行数比に応じて、上記第1の行及び上記第2の行の配列順序が決定されることを特徴とする請求項2に記載の固体撮像素子。

【請求項4】 被写体画像を繰返し撮像して1画面単位で画像情報が連続する第1の画像信号を得る第1の撮像動作と、上記第1の画像信号で表示される連続画像の内の1つに対応する被写体画像を新たに撮像して1画面分の画像情報を含む第2の画像信号を得る第2の撮像動作と、を実行する撮像装置であって、第1及び第2の撮像動作で情報電荷を蓄積する常時蓄積画素が連続する第1の行及び第1の撮像動作で情報電荷を排出すると共に第2の撮像動作で情報電荷を蓄積する選択蓄積画素が連続する第2の行が所定の規則に従って配置される撮像部に、第2の行の行数に従い、情報電荷を一時的に蓄積する蓄積画素が連続する第3の行が配置される蓄積部が対応付けられる固体撮像素子と、上記受光部に照射される光の光路上に配置され、第1の撮像動作で継続して開放され、第2の撮像動作で所定の期間開放した後上記固体撮像素子の撮像部を遮光するシャッタ機構と、第1の撮像動作で、上記固体撮像素子の撮像部の第1の行から蓄積部の第3の行へ情報電荷を転送した後、1行毎に転送出力し、第2の撮像動作で、上記固体撮像素子の撮像部の第1及び第2の行から蓄積部の第3の行を介して1行毎に転送出力する駆動回路と、を備えたことを特徴とする撮像装置。

【請求項5】 上記固体撮像素子の出力レベルに応答し

て上記第2の撮像動作の際の上記シャッタ機構の開放時間を伸縮制御することとを特徴とする請求項4に記載の撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フレーム転送方式のCCD固体撮像素子及びその固体撮像素子を用いて静止画像を得られるようにした撮像装置に関する。

【0002】

【従来の技術】パーソナルコンピュータやワードプロセッサなどのコンピュータ機器に画像情報を取り込む手段として、固体撮像素子を用いた電子スチルカメラが用いられるようになってきている。この電子スチルカメラは、従来のテレビカメラ等の撮像装置と同様に、被写体画像を動画、即ち、静止画像の連続として撮らえ、その中から所望の1画面の画像情報を取り出すように構成される。通常、このような電子スチルカメラの画像情報の処理においては、処理の高速化を図るため、適当に間引いた少ない情報量の画像信号で連続画像を再生し、最終的に取り出そうとする1画面の画像情報に対してのみ完全な信号処理を施すようにしている。

【0003】図7は、電子スチルカメラの構成を示すブロック図で、図8は、その動作を説明するタイミング図である。CCD固体撮像素子1は、行列配置された複数の受光画素と各受光画素に対応付けられるシフトレジスタとを有する。複数の受光画素は、周知のレンズ機構によって受光面に照射される被写体画像に対応する光にตอบสนองして情報電荷を発生して蓄積する。シフトレジスタは、各受光画素に蓄積される情報電荷を所定の順序で転送出力する。また、固体撮像素子1には、シフトレジスタの出力端に、情報電荷を画素単位で蓄積する容量が設けられており、転送出力される情報電荷の電荷量が電圧値に変換して取り出され、画像信号 $Y_0(t)$ として出力される。

【0004】駆動回路2は、固体撮像素子1の各シフトレジスタに対して多相の垂直転送クロック ϕ_v 及び水平転送クロック ϕ_h を供給し、複数の受光画素に蓄積される情報電荷を所定の順序で転送出力させる。即ち、垂直同期信号 V_T に従うタイミングで固体撮像素子1の受光画素からシフトレジスタへ情報電荷を転送させた後、水平同期信号 H_T に従うタイミングで1行ずつ情報電荷を転送出力させることにより、画像信号 $Y_0(t)$ を得られるようにしている。タイミング制御回路3は、一定周期の基準クロックに基づいて水平同期信号 H_T 及び垂直走査信号 V_T を生成し、駆動回路2に供給する。この水平同期信号 H_T 及び垂直同期信号 V_T は、固体撮像素子1の水平走査及び垂直走査のタイミングを決定するためのものであり、所定のテレビジョン方式に従って生成される。同時に、画像信号 $Y_0(t)$ を水平同期信号 H_T 及び垂直同期信号 V_T に従い規格化するタイミング信号 PC を

生成し、後述する信号処理回路4へ供給する。また、タイミング制御回路3は、画像確定指示D1にตอบสนองし、駆動回路2の連続撮像動作を停止させると共に、信号処理回路4に画像信号Y0(t)に対応した特定の1画面の画像データD(n)を出力させる。

【0005】信号処理回路4は、固体撮像素子1から出力される画像信号Y0(t)を取り込み、タイミング信号PCに従ってサンプルホールド、レベル補正等の各種の処理を施し、所定のフォーマットに準じた画像信号Y1(t)として表示器5へ供給する。この信号処理回路4は、A/D変換器及びD/A変換器を含み、画像信号Y0(t)をデジタルデータとして信号処理を施し、所定の信号処理が完了した後にアナログ値の画像信号Y1(t)に戻して表示器5へ供給するように構成される。さらに、信号処理回路4は、タイミング制御回路3が画像確定指示D1を受けたときの画像信号Y0(t)の1画面分に対応するデジタル画像データD(n)を静止画出力として外部へ供給する。表示器5は、LCDパネル等からなり、信号処理回路4から供給される画像信号Y1(t)に従う固体撮像素子1が撮らえた画像を連続して表示する。尚、画像確定指示D1を受けた後は、静止画出力として出力される画像データD(n)に対応する静止画像を表示する。

【0006】図9は、フレーム転送方式のCCD固体撮像素子1の構成を示す模式図で、図10は、同期信号と固体撮像素子1を駆動する各転送クロックとの関係を示すタイミング図である。この図においては、図面を簡略化するため、受光画素の配列を12行×16列で示してある。フレーム転送方式のCCD固体撮像素子1は、撮像部1i、蓄積部1s、水平転送部1h及び出力部1dより構成される。撮像部1iは、垂直方向に連続する互いに平行な複数のCCDシフトレジスタからなり、これらのシフトレジスタの各ビットがそれぞれ受光画素を構成する。この撮像部1iには、垂直同期信号VTに同期する多相のフレーム転送クロックφfが印加され、撮像期間中に各受光画素に蓄積された情報電荷が垂直走査のブランキング期間に蓄積部1sへ高速転送される。

【0007】蓄積部1sは、撮像部1iのシフトレジスタに連続し、ビット数が一致する複数のCCDシフトレジスタからなり、これらのシフトレジスタの各ビットに撮像部1iの各受光画素から転送出力される情報電荷をそれぞれ一時的に蓄積する。この蓄積部1sには、垂直同期信号VT及び水平同期信号HTに同期した多相の垂直転送クロックφvが印加され、撮像部1iから情報電荷が1画面単位で取り込まれると共に、取り込まれた情報電荷が水平走査のブランキング期間に1行単位で水平転送部1hへ転送される。

【0008】水平転送部1hは、蓄積部1sの各シフトレジスタの出力が各ビットに結合された単一のCCDシフトレジスタからなり、蓄積部1sの各シフトレジスタから転送出力される情報電荷を各ビットに受ける。この

水平転送部1hには、水平同期信号HTに同期した多相の水平転送クロックφhが印加され、蓄積部1sの各シフトレジスタから1水平ライン単位で転送出力される情報電荷が順次出力部1d側へ転送される。

【0009】出力部1dは、水平転送部1hの出力側で情報電荷を受ける容量を含み、水平転送部1hから転送出力される情報電荷を受けて電荷量に応じた電圧値を出力する。この出力部1dには、水平転送クロックφhに従うリセットクロックφrが印加され、水平転送部1hから順次転送出力される情報電荷を1画素単位で排出させることにより、1画素毎の情報電荷量に対応する電圧値を取り出すようにしている。ここで出力される電圧値の変化が画像信号Y0(t)となる。

【0010】このような、フレーム転送方式の固体撮像素子1は、撮像して得られた情報電荷を一時的に蓄積する蓄積部1sが、撮像部1iの受光画素から離れているため、受光画素からの不要な電荷の漏れ込みが少ない。このため、固体撮像素子から任意のタイミングで情報電荷を読み出して静止画像を得る電子スチルカメラに適している。

【0011】

【発明が解決しようとする課題】上述の電子スチルカメラの場合、固体撮像素子1を連続動作させて動画像を取り出し、その動画像を見ながら所望の静止画像を取り出せるようにしている。このときの動画像は、単なる確認画面であるため、高画質である必要はなく、通常は、画像信号Y0(t)の情報量を予め少なくして信号処理回路4での信号処理を簡単にしている。即ち、信号処理回路4の入力段階で画像信号Y0(t)を一定の列単位あるいは行単位で間引くことで情報量を削減し、各種の信号処理を簡略化して高速化を図れるように構成している。

【0012】しかしながら、画像信号Y0(t)の間引いて信号処理回路4に取り込むようにするための構成は、信号処理回路4の回路規模が大きくなると共に、各部での消費電力が増加するという問題を招く。また、撮像部1iと蓄積部1sとを有するフレーム転送方式の固体撮像素子1自体も、行列配置される受光画素の各列間に垂直転送部が配置されるインターライン転送方式の固体撮像素子に比べてチップ面積が大きく、製造コストが高くなるという問題を有している。

【0013】そこで本発明は、消費電力の増大を抑えながら、コストの低減を図り、安価で高性能な電子スチルカメラを提供できるようにすることを目的とする。

【0014】

【課題を解決するための手段】本発明は、上述の課題を解決するために成されたものであり、その特徴とするところは、複数の受光画素が行列配置され、光電変換により発生する情報電荷を各受光画素に蓄積する撮像部と、複数の蓄積画素が行列配置され、上記受光画素から各列毎に転送出力される情報電荷を各蓄積画素に蓄積する蓄

積部と、上記蓄積画素から1行毎に転送出力される情報電荷を受け取り、順次転送出力する水平転送部と、を備えた固体撮像素子であって、上記撮像部は、第1及び第2の撮像動作で情報電荷を蓄積する常時蓄積画素が連続する第1の行及び第1の行の間に適数行配置され、第1の撮像動作で情報電荷を排出すると共に第2の撮像動作で情報電荷を蓄積する選択蓄積画素が連続する第2の行を含み、上記蓄積部は、上記第1の行の行数に応じて配置され、上記蓄積画素が連続する第3の行を含むことにある。

【0015】本発明によれば、第1及び第2の撮像動作で情報電荷を蓄積する常時蓄積画素が連続する第1の行に対応するようにして蓄積部に第3の行が配置されるため、撮像部に対する蓄積部の面積が、第1の行の数と第2の行の数との比に応じて縮小される。従って、フレーム転送方式であっても、チップ面積が縮小される。さらに、本発明の特徴とするところは、被写体画像を繰り返し撮像して1画面単位で画像情報が連続する第1の画像信号を得る第1の撮像動作と、上記第1の画像信号で表示される連続画像の内の1つに対応する被写体画像を新たに撮像して1画面分の画像情報を含む第2の画像信号を得る第2の撮像動作と、を実行する撮像装置であって、第1及び第2の撮像動作で情報電荷を蓄積する常時蓄積画素が連続する第1の行及び第1の撮像動作で情報電荷を排出すると共に第2の撮像動作で情報電荷を蓄積する選択蓄積画素が連続する第2の行が所定の規則に従って配置される撮像部に、第2の行の行数に従い、情報電荷を一時的に蓄積する蓄積画素が連続する第3の行が配置される蓄積部が対応付けられる固体撮像素子と、上記受光部に照射される光の光路上に配置され、第1の撮像動作で継続して開放され、第2の撮像動作で所定の期間開放した後に上記固体撮像素子の撮像部を遮光するシャッタ機構と、第1の撮像動作で、上記固体撮像素子の撮像部の第1の行から蓄積部の第3の行へ情報電荷を転送した後、1行毎に転送出力し、第2の撮像動作で、上記固体撮像素子の撮像部の第1及び第2の行から蓄積部の第3の行を介して1行毎に転送出力する駆動回路と、を備えたことにある。

【0016】本発明によれば、粗い画像の撮像を繰り返す第1の撮像動作ではシャッタ機構を動作させず、細かい画像の撮像を1度だけ行う第2の撮像動作でシャッタ機構を動作させるようにしたこと、シャッタ機構は、第2の撮像動作の短い期間にのみ電力を消費するようになる。同時に、フレーム転送方式の固体撮像素子の蓄積部の行数を間引いておき、第1の撮像動作では、蓄積部の行数の分だけ撮像部の受光画素に情報電荷を蓄積するようにしたこと、予め行数が間引かれた状態で画像信号を得られる。

【0017】

【発明の実施の形態】図1は、本発明に関するフレーム

転送方式のCCD固体撮像素子11の構成を示す模式図である。この図においては、図面を簡略化するため、受光画素の配列を12行×16列で示してある。また、受光画素は、第2の撮像動作でのみ電荷を蓄積する選択蓄積画素に対して、第1及び第2の撮像動作で電荷を蓄積する常時蓄積画素を3列おきに配置した場合を示す。

【0018】フレーム転送方式のCCD固体撮像素子11は、撮像部11i、蓄積部11s、水平転送部11h及び出力部11dより構成される。撮像部11iは、垂直方向に連続する互いに平行な複数のCCDシフトレジスタからなり、これらのシフトレジスタの各ビットがそれぞれ受光画素を構成する。各受光画素は、固体撮像素子11が粗い画像の撮像を行う第1の撮像動作では情報電荷を蓄積せず、細かい画像の撮像を行う第2の撮像動作で情報電荷を蓄積する選択蓄積画素と、何れの撮像動作でも情報電荷を蓄積する常時蓄積画素とを含む。これらの常時蓄積画素及び選択蓄積画素は、それぞれ行方向に連続し、第1の行（図面にハッチングを施さない部分）及び第2の行（図面にハッチングを施した部分）を形成する。第1の行は、1行ずつ一定の間隔を空けて配置され、第2の行は、第1の行の間に適数行配置される。図面においては、第1の行の間に第2の行を3行ずつ配置した場合を示している。そして、第1の行には、多相の第1のフレーム転送クロック ϕ_a が印加され、第2の行には、多相の第2のフレーム転送クロック ϕ_b が印加される。各行の画素の構造については、それぞれ同じであり、印加されるクロックにより常時蓄積画素と選択蓄積画素とが区別される。また、各受光画素に蓄積された情報電荷を転送する際には、第1のフレーム転送クロック ϕ_a と第2のフレーム転送クロック ϕ_b とを一致させ、情報電荷を蓄積部11sへ転送（フレーム転送）する。この情報電荷の転送は、第1の撮像動作においては、図9に示す固体撮像素子1の撮像部1iと同様に、垂直同期信号VTに同期するタイミングで高速に行われる。これに対して第2の撮像動作においては、高速転送は行われず、図9に示す固体撮像素子1の蓄積部1sと同様に、水平走査に従う周期で1行ずつ行われる。

【0019】蓄積部11sは、撮像部11iのシフトレジスタに連続する複数のCCDシフトレジスタからなり、これらのシフトレジスタの各ビットに撮像部11iの常時蓄積画素から転送出力される情報電荷をそれぞれ一時的に蓄積する。この蓄積部11sの行数は、撮像部11iの第1の行の行数、即ち、撮像部11iの常時蓄積画素の画素数に一致する。図面においては、蓄積部11sは、撮像部11iの1/4の行（3行×16列）に形成される。この蓄積部11sの各行には、垂直同期信号VTあるいは水平同期信号HTに同期した多相の垂直転送クロック ϕ_v が印加される。第1の撮像動作では、第1及び第2のフレームクロック ϕ_a 、 ϕ_b の4倍の周期で撮像部11iの常時蓄積画素から情報電荷を取り込

み、取り込んだ情報電荷を水平走査期間毎に1行ずつ水平転送部11hへ転送する。第2の撮像動作では、垂直転送クロック ϕ_v を第1及び第2のフレーム転送クロック ϕ_a 、 ϕ_b に一致させて撮像部11iの各シフトレジスタの延長部分として動作させ、常時蓄積画素及び選択蓄積画素からの情報電荷を順次水平転送部11hへ転送する。

【0020】水平転送部11hは、蓄積部11sの各シフトレジスタの出力が各ビットに結合された単一のCCDシフトレジスタからなり、蓄積部11sの各シフトレジスタから転送出力される情報電荷を各ビットに受ける。この水平転送部11hは、図9に示す固体撮像素子1の水平転送部1hと同一であり、水平同期信号HTに同期した多相の水平転送クロック ϕ_h が印加されて蓄積部11sの各シフトレジスタから1水平ライン単位で転送出力される情報電荷が順次出力部11d側へ転送される。出力部11dは、水平転送部11hの出力側で情報電荷を受ける容量を含み、水平転送部11hから転送出力される情報電荷を受けて電荷量に応じた電圧値を出力する。この出力部11dには、水平転送クロック ϕ_h に従うリセットクロック ϕ_r が印加され、水平転送部11hから順次転送出力される情報電荷を1画素単位で排出させることにより、1画素毎の情報電荷量に対応する電圧値を取り出すようにしている。ここで出力される電圧値の変化が画像信号Y0(t)となる。

【0021】図2は、第1の撮像動作の際の電荷蓄積期間（撮像期間）及びフレーム転送期間のクロック ϕ_a 、 ϕ_b の波形図で、3相駆動の場合を示している。3相駆動の場合、固体撮像素子1の撮像部11iの各画素には、1画素あたり3つの電極が配置される。これらの電極は、印加されるクロックの電位に応じて基板内部のポテンシャルを制御するものであり、ポテンシャルが深く形成される部分（ポテンシャル井戸）に情報電荷が蓄積され、ポテンシャルが浅く形成される部分（ポテンシャル障壁）で画素分離が行われる。撮像期間中は、図2に示すように、3つの位相を有する第1のフレームクロック $\phi_{a1} \sim \phi_{a3}$ の内の少なくとも1つが高電位に固定され、少なくとも1つが低電位に固定される。ここでは、第1及び第2の位相のクロック ϕ_{a1} 、 ϕ_{a2} が高電位に固定され、第3の位相のクロック ϕ_{a3} が低電位に固定される。これにより、クロック ϕ_{a1} 、 ϕ_{a2} が印加される電極の下に情報電荷が蓄積されるようになる。また、第2のフレームクロック $\phi_{b1} \sim \phi_{b3}$ については、全てが低電位に固定されるため、この第2のフレームクロック $\phi_{b1} \sim \phi_{b3}$ が印加される選択蓄積画素には情報電荷は蓄積されない。即ち、第1の撮像動作においては、第2のフレームクロック $\phi_{b1} \sim \phi_{b3}$ が印加される選択蓄積画素には、情報電荷は蓄積されない。尚、選択蓄積画素においても、光電変換によって情報電荷が発生しているため、第2のフレームクロック $\phi_{b1} \sim \phi_{b3}$ を周期的に電荷排出

の電位にすることにより、選択蓄積画素に発生する情報電荷が常時蓄積画素に混入しないようにしている。

【0022】所定の撮像期間を経過した後は、図2に示すように、第1のフレームクロック $\phi_{a1} \sim \phi_{a3}$ と第2のフレームクロック $\phi_{b1} \sim \phi_{b3}$ が同じタイミングでクロッキングされ、常時蓄積画素に蓄積された情報電荷が蓄積部11sへ転送される。このとき、蓄積部11sで情報電荷を取り込む垂直クロック ϕ_v は、第1及び第2のフレームクロック ϕ_a 、 ϕ_b の4倍の周期に設定されており、3画素おきに出力される情報電荷を順次蓄積部11sへ取り込むようにしている。蓄積部11sへ取り込まれた情報電荷は、図9に示す固体撮像素子1と同様に、垂直フレームクロック ϕ_v に応じて、水平走査周期で1行ずつ順次水平転送部11hへ転送される。

【0023】図3は、第2の撮像動作の際の電荷蓄積期間及び電荷読出期間のフレーム転送クロック ϕ_a 、 ϕ_b 及び水平転送クロック ϕ_h の波形図で、フレーム転送クロック ϕ_a 、 ϕ_b が3相駆動、水平転送クロック ϕ_h が2相駆動の場合を示している。第2の撮像動作では、第1のフレーム転送クロック $\phi_{a1} \sim \phi_{a3}$ と第2のフレーム転送クロック $\phi_{b1} \sim \phi_{b3}$ は、互いに区別されることなく同一位相で変化する。電荷蓄積期間においては、第1及び第2の位相のクロック ϕ_{a1}/ϕ_{b1} 、 ϕ_{a2}/ϕ_{b2} が高電位に固定され、第3の位相のクロック ϕ_{a3}/ϕ_{b3} が低電位に固定される。これにより、クロック ϕ_{a1}/ϕ_{b1} 、 ϕ_{a2}/ϕ_{b2} が印加される電極の下にポテンシャル井戸が形成されて情報電荷が蓄積される。尚、第2の撮像動作の際には、フレーム転送動作を伴わないため、固体撮像素子1の撮像部11iを光学的に遮光するシャッタ機構が用いられる。

【0024】所定の電荷蓄積期間が終了すると、シャッタ機構が閉じられて撮像部11iが遮光される。この後、電荷読み出し期間となり、撮像部11iの各受光画素に蓄積される情報電荷が、水平走査周期に従うタイミングで1行毎に転送出力される。このとき、蓄積部11sについては、撮像部11iの各シフトレジスタと水平転送部11hのシフトレジスタの各ビットとを単に接続するように作用し、垂直転送クロック ϕ_v は、フレーム転送クロック ϕ_a 、 ϕ_b と同一位相で変化する。これにより、電荷蓄積期間に撮像部11iの全受光画素に蓄積される情報電荷は、電荷蓄積期間に続く電荷読み出し期間に1行単位で転送出力される。

【0025】ところで、固体撮像素子11がカラー撮像に対応する場合、受光部11iにカラーフィルタが装着されて各受光画素が特定の色成分に対応付けられる。ここで、カラーフィルタが行毎に色成分の配列が異なるモザイク型の場合、各色成分の配列に台わせて常時蓄積画素と選択蓄積画素とを配置する必要が生じる。例えば、図4に示すように、奇数行にシアン（Cy）と黄（Ye）とが交互に配置され、偶数行に白（W）と緑（G）

が交互に配置される場合、3行おきに常時蓄積画素を選ぶと、C_y/Y_eの組み合わせかW/Gの組み合わせの何れか一方しか得られなくなる。そこで、受光画素8行を1つの単位とし、この内の色成分が互いに異なる2画素(第3行目及び第8行目)を常時蓄積画素に選ぶようにすればよい。1~2行程度の画素のずれは、固体撮像素子11を低解像度で動作させる第1の撮像動作では問題にならない。これにより、粗い画像を撮像する第1の撮像動作においても、全ての受光画素から情報電荷を読み出す第2の撮像動作と同じように全ての色成分を独立に取り出すことが可能になる。

【0026】図5は、図1に示す固体撮像素子11を用いて静止画像を得られるようにした本発明の撮像装置としての電子スチルカメラの構成を示すブロック図である。CCD固体撮像素子11は、図1に示すものであり、撮像部11iに対して行数が縮小された蓄積部11sを有し、駆動回路12から供給される各種クロックによって駆動され、画像信号Y₀(t)を出力する。

【0027】シャッタ機構16は、周知のレンズ機構を通して固体撮像素子11の撮像部11iに被写体画像が投射される光路上に配置され、必要に応じて撮像部11iを遮光する。このシャッタ機構16は、光の透過の制御が可能なものであればよく、液晶パネルや遮光板等を用いることが考えられる。シャッタ駆動回路16は、後述するタイミング制御回路13から供給されるシャッタ制御信号STに基づいて駆動クロックφ_dを発生し、シャッタ機構16を開閉駆動する。例えば、シャッタ制御信号STが立ち上げられている間はシャッタ機構16を開放し、立ち下げられている間はシャッタ機構を閉じるように構成される。

【0028】駆動回路12は、固体撮像素子11の各シフトレジスタに対して多相のフレーム転送クロックφ_a、φ_b、垂直転送クロックφ_v及び水平転送クロックφ_hを供給し、複数の受光画素に蓄積される情報電荷を所定の順序で転送出力させる。即ち、一定の電荷蓄積期間を経て撮像部11iの受光画素に蓄積される情報電荷を1画素毎に所定の順序で転送出力し、1ライン単位で連続する画像信号Y₀(t)を得られるようにしている。固体撮像素子11における情報電荷の転送動作は、図2または図3に示すクロック波形図に従う。

【0029】タイミング制御回路13は、第1の撮像動作で固体撮像素子11を連続動作させて動画像を表示する画像信号Y₀(t)を得られるようにし、第2の撮像動作で固体撮像素子11を1回だけ動作させて静止画像を表示する画像信号Y₀(t)を得られるようにする。同時に、固体撮像素子11の撮像部11iを遮光するシャッタ機構16を駆動するシャッタ駆動回路17に対して、第1の撮像動作でシャッタ機構16を開放し、第2の撮像動作で一定の期間シャッタ機構16を開放した後に閉じて固体撮像素子11の撮像部11iを遮光するように指示を与

える。

【0030】第1の撮像動作においては、一定周期の基準クロックに基づいて水平同期信号HT及び垂直走査信号VTを生成して駆動回路12に供給し、駆動回路12を周期的に動作させる。これにより、固体撮像素子11は、撮像部11iの常時蓄積画素のみで撮像を繰り返す。行数が1/4に間引かれた画像信号Y₀(t)を出力する。このとき、シャッタ制御信号STは、立ち上げられたままであり、シャッタ駆動回路17は、シャッタ機構16を開放状態のまま維持する。尚、第1の撮像動作の間は、画像信号Y₀(t)を規格化するタイミング信号PCが同時に生成され、信号処理回路14へ供給される。

【0031】第1の撮像動作が継続しているときに、画像確定指示DIが入力されると、その時点で第1の撮像動作は終了し、第2の撮像動作に移る。第2の撮像動作では、まずシャッタ制御信号STが立ち下げられて一旦シャッタ機構16が閉じられ、固体撮像素子11の撮像部11iが遮光される。この状態でフレーム転送動作を行い撮像部11iの各受光画素に蓄積されている情報電荷を排出させる。この排出動作は、シャッタ機構16を閉じた後に第1の撮像動作と同じ動作を1回繰り返せばよい。不要な電荷の排出動作が完了した後、シャッタ制御信号STを所定の期間だけ立ち上げ、シャッタ機構16を開放して固体撮像素子11の撮像部11iの全ての受光画素に情報電荷を蓄積させる。このシャッタ機構16の開放時間は、被写体輝度に合わせて設定するようにし、固体撮像素子11の撮像部11iに蓄積される情報電荷の量の平均が所定の範囲に納まるようにする。ここで、最適なシャッタ開放時間は、第1の撮像動作の際の画像信号Y₀(t)の平均レベルに基づいて設定すること、被写体の輝度を直接測定して設定することなどが考えられる。第2の撮像動作においては、固体撮像素子11がフレーム転送動作を伴わない代わりに、シャッタ機構16による撮像部11iの遮光が必要になる。シャッタ機構16によって遮光された撮像部11iでは、蓄積部11sより多くの行数の受光画素に蓄積された情報電荷が1行単位で読み出されることになる。

【0032】信号処理回路14は、固体撮像素子11から出力される画像信号Y₀(t)を取り込み、タイミング信号PCに従い、サンプルホールド、レベル補正等の各種の処理を施し、所定のフォーマットに従う画像信号Y₁(t)として表示器15へ供給する。この信号処理回路14は、A/D変換器及びD/A変換器を含み、画像信号Y₀(t)をデジタルデータとして信号処理を施し、所定の信号処理が完了した後にアナログ値の画像信号Y₁(t)に戻して表示器15へ供給するように構成される。信号処理回路14は、タイミング制御回路13が画像確定指示DIを受けるまでの間、第1の撮像動作として上述の信号処理を繰り返す。画像確定指示DIを受けた後は、固体撮像素子11の撮像部11iの全ての受光画素から

の情報電荷を表す画像信号 $Y0(t)$ に対応するデジタル画像データ $D(n)$ を静止画出力として外部へ供給する。このとき、表示器5に対しても、静止画出力に対応し、画素数が間引かれた画像信号 $Y1(t)$ を供給する。表示器15は、LCDパネル等からなり、信号処理回路14から供給される画像信号 $Y1(t)$ に従う固体撮像素子11が撮らえた画像を連続して表示する。

【0033】このように、第1の撮像動作と第2の撮像動作とで固体撮像素子11の実質的な受光画素の数を変更するようにしたことで、粗い動画像を得る第1の撮像動作では、信号処理回路14の信号処理を簡略化することができる。以上の実施の形態においては、固体撮像素子11の蓄積部11sの行数を撮像部11iの行数の1/4に縮小した場合を例示したが、このほかに1/8や1/16に縮小するようにしてもよい。

【0034】

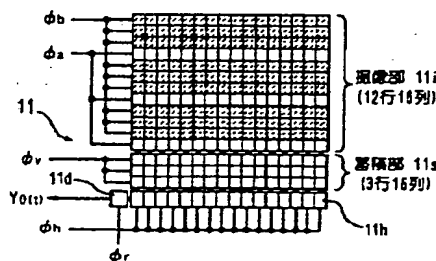
【発明の効果】本発明によれば、固体撮像素子のチップサイズを小さくすることができ、固体撮像素子の製造コストを低減することができる。また、同じ固体撮像素子を用いながら粗い動画像を得る第1の撮像動作と細かい静止画像を得る第2の撮像動作とを実現することができる。第1の撮像動作では、予め行数が間引かれた画像信号を得ることができるため、画像信号に対する信号処理を簡略化することができる。そして、固体撮像素子の撮像部を被うシャッタ機構は、第2の撮像動作で短期間に一時的に動作するのみであり、シャッタ機構の消費電力は僅かとなる。

【0035】従って、固体撮像素子及びこれを用いる撮像装置のコストの低減を図りながら、高画質の静止画像を得ることができるようになる。

【図面の簡単な説明】

【図1】本発明の固体撮像素子の概略を示す平面図であ*

【図1】



＊る。

【図2】第1の撮像動作の際のフレーム転送クロックの波形図である。

【図3】第2の撮像動作の際のフレーム転送クロック及び水平転送クロックの波形図である。

【図4】モザイク型のカラーフィルタの構成を示す平面図である。

【図5】本発明の撮像装置の構成を示すブロック図である。

【図6】本発明の撮像装置の動作を説明するタイミング図である。

【図7】従来の撮像装置の構成を示すブロック図である。

【図8】従来の撮像装置の動作を説明するタイミング図である。

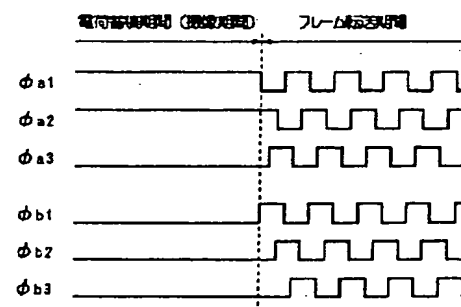
【図9】従来のフレーム転送方式の固体撮像素子の概略を示す平面図である。

【図10】フレーム転送方式の固体撮像素子の動作を説明するタイミング図である。

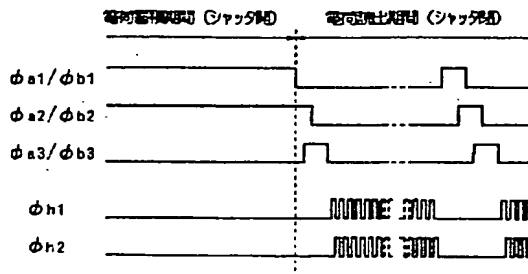
【符号の説明】

- 1, 11 CCD固体撮像素子
- 1i, 11i 撮像部
- 1s, 11s 蓄積部
- 1h, 11h 水平転送部
- 1d, 11d 出力部
- 2, 12 CCD駆動回路
- 3, 13 タイミング制御回路
- 4, 14 信号処理回路
- 5, 15 表示器
- 16 シャッタ機構
- 17 シャッタ駆動回路

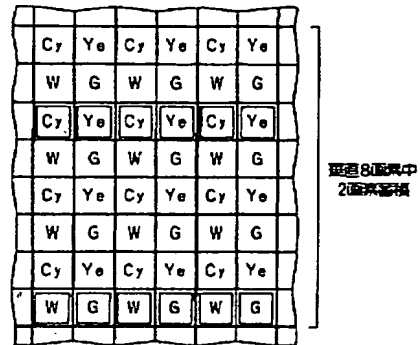
【図2】



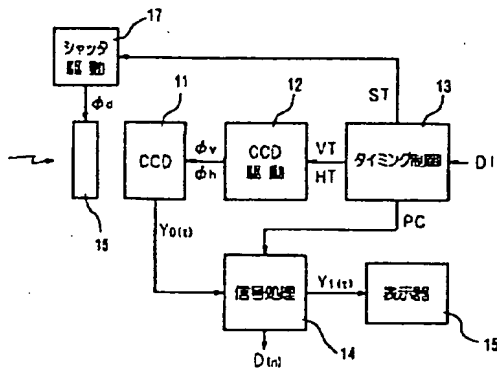
【図3】



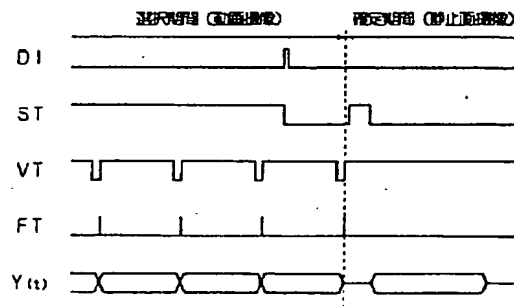
【図4】



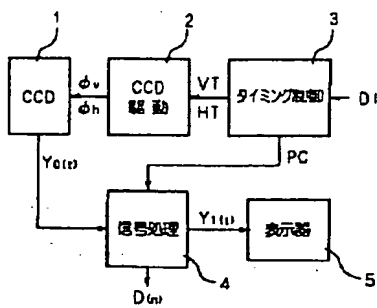
【図5】



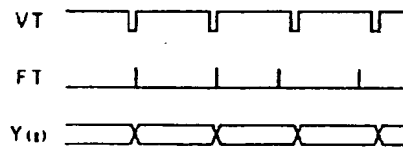
【図6】



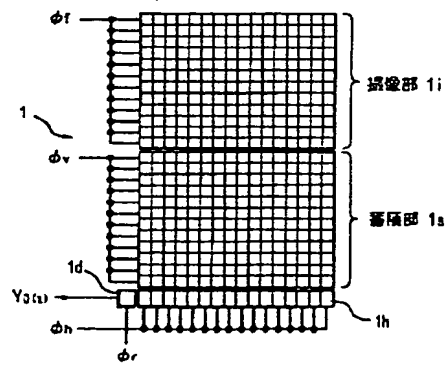
【図7】



【図8】



【図9】



【図10】

